

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 3月24日  
Date of Application:

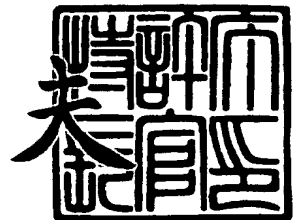
出願番号 特願2003-080151  
Application Number:  
[ST. 10/C]: [JP 2003-080151]

出願人 セイコーエプソン株式会社  
Applicant(s):

2003年11月21日

特許庁長官  
Commissioner,  
Japan Patent Office

今井 康



【書類名】 特許願

【整理番号】 EP-0432701

【提出日】 平成15年 3月24日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/36

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

【氏名】 大田 祐輔

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100090479

【弁理士】

【氏名又は名称】 井上 一

【電話番号】 03-5397-0891

【選任した代理人】

【識別番号】 100090387

【弁理士】

【氏名又は名称】 布施 行夫

【電話番号】 03-5397-0891

【選任した代理人】

【識別番号】 100090398

【弁理士】

【氏名又は名称】 大淵 美千栄

【電話番号】 03-5397-0891

## 【手数料の表示】

【予納台帳番号】 039491

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9402500

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示ドライバ、電気光学装置、電子機器及び表示駆動方法

【特許請求の範囲】

【請求項 1】 表示データに基づいて電気光学装置のデータラインを駆動する表示ドライバであって、

複数のワードラインと、複数のカラムラインと、各メモリセルが 1 ピクセル分の表示データを記憶する複数のメモリセルとを有する表示データ RAM と、

表示アドレスに基づいて前記表示データ RAM のワードラインを選択する表示アドレスデコーダと、

表示カラムアドレスに基づいて前記表示データ RAM のカラムラインを選択する表示カラムアドレスデコーダと、

各読出用ビットラインが各カラムラインに対応して設けられカラムラインにより指定されるメモリセル群に共通接続された複数の読出用ビットラインと、

前記複数の読出用ビットラインに接続されたスクロールバスと、

前記電気光学装置の各データラインに対応して設けられた各データラッチが前記スクロールバス上の表示データを取り込む複数のデータラッチと、

前記複数のデータラッチに取り込まれた表示データに基づいて前記データラインを駆動する駆動回路とを含み、

前記表示アドレスデコーダによって選択されたワードラインと前記表示カラムアドレスデコーダによって選択されたカラムラインとにより指定された 1 つのメモリセルから 1 ピクセル分の表示データを読み出し、該表示データを前記メモリセルに接続された読出用ビットラインを介して前記スクロールバスに出力し、前記複数のデータラッチの各データラッチが前記スクロールバス上の表示データを取り込むことを特徴とする表示ドライバ。

【請求項 2】 請求項 1 において、

所与のシフトクロックに基づいてシフトされるシフト出力を出力するシフトレジスタを含み、

前記複数のデータラッチの各データラッチは、

前記シフトレジスタの各段のシフト出力に基づいて前記スクロールバス上の表示データを取り込むことを特徴とする表示ドライバ。

【請求項 3】 請求項 1 又は 2 において、

一水平走査周期で、前記複数のデータラッチに取り込まれた表示データを取り込むラインラッチを含み、

前記駆動回路は、

前記複数のデータラッチに代えて前記ラインラッチに取り込まれた表示データに基づいて前記データラインを駆動することを特徴とする表示ドライバ。

【請求項 4】 表示データに基づいて電気光学装置のデータラインを駆動する表示ドライバであって、

複数のワードラインと、複数のカラムラインと、各メモリセルが 1 ピクセル分の表示データを記憶する複数のメモリセルとを有する表示データ RAM と、

表示アドレスに基づいて前記表示データ RAM のワードラインを選択する表示アドレスデコーダと、

表示カラムアドレスに基づいて前記表示データ RAM のカラムラインを選択する表示カラムアドレスデコーダと、

各読出用ビットラインがカラムラインにより指定されるメモリセルに共通接続された複数の読出用ビットラインと、

各データラッチが前記電気光学装置の各データラインに対応して設けられた複数のデータラッチを有し、各読出用ビットラインに出力された 1 ピクセル分の表示データごとに、該表示データを所与のスクロール量に対応したシフト量でシフトして前記複数のデータラッチのいずれかに取り込んで一水平走査分の表示データを生成するスクロール表示データ生成回路と、

前記スクロール表示データ生成回路によって生成された一水平走査分の表示データに基づいて前記データラインを駆動する駆動回路とを含むことを特徴とする表示ドライバ。

【請求項 5】 複数の走査ラインと、

複数のデータラインと、

前記複数の走査ラインと前記複数のデータラインとに接続された複数の画素と

前記複数の走査ラインを走査する走査ドライバと、  
前記複数のデータラインを駆動する請求項 1 乃至 4 のいずれか記載の表示ドライバとを含むことを特徴とする電気光学装置。

【請求項 6】 複数の走査ラインと、複数のデータラインと、前記複数の走査ラインと前記複数のデータラインとに接続された複数の画素とを含む表示パネルと、

前記複数の走査ラインを走査する走査ドライバと、  
前記複数のデータラインを駆動する請求項 1 乃至 4 のいずれか記載の表示ドライバとを含むことを特徴とする電気光学装置。

【請求項 7】 請求項 5 又は 6 記載の電気光学装置と、  
前記電気光学装置に対して供給される表示データを生成する表示データ生成部とを含むことを特徴とする電子機器。

【請求項 8】 複数のワードラインと、複数のカラムラインと、各メモリセルが 1 ピクセル分の表示データを記憶する複数のメモリセルとを有する表示データ RAM から読み出された表示データに基づいて電気光学装置のデータラインを駆動する表示駆動方法であって、

前記複数のワードラインのいずれか 1 つのワードライン及び前記複数のカラムラインのいずれか 1 つのカラムラインによりメモリセルを指定し、

該メモリセルに記憶された 1 ピクセル分の表示データを、前記 1 つのカラムラインにより指定されるメモリセル群に共通接続された読出用ビットラインを介してスクロールバスに出力し、

各データラッチが前記電気光学装置の各データラインに対応して設けられた複数のデータラッチのいずれかに、前記スクロールバス上の前記 1 ピクセルの表示データを取り込み、

前記複数のデータラッチに取り込まれた表示データに基づいて前記電気光学装置のデータラインを駆動することを特徴とする表示駆動方法。

【請求項 9】 請求項 8 において、  
前記複数のデータラッチの各データラッチに前記スクロールバス上の前記 1 ピ

クセル分の表示データを取り込むことを、一水平走査期間で駆動されるピクセル数回繰り返して、前記複数のデータラッチに一水平走査分の表示データを取り込み、

前記複数のデータラッチに取り込まれた表示データに基づいて前記電気光学装置のデータラインを駆動することを特徴とする表示駆動方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、表示ドライバ、電気光学装置、電子機器及び表示駆動方法に関する。

【0 0 0 2】

【従来の技術】

L C D（液晶表示）パネルに代表される表示パネル（広義には電気光学装置）は、携帯電話機や携帯型情報端末（Personal Digital Assistants：P D A）に実装される。特にL C Dパネルは、他の表示パネルと比較して、より小型化、低消費電力化及び低コスト化を実現し、種々の電子機器に搭載されている。

【0 0 0 3】

L C Dパネルは、例えば複数の走査ラインと、複数のデータラインと、走査ライン及びデータラインに接続される複数の画素とを含む。L C Dパネルのデータラインは、表示ドライバによって、表示データに基づき駆動される。L C Dパネルの走査ラインは、走査ドライバによって走査される。

【0 0 0 4】

表示ドライバは、例えば1フレーム分の表示データを記憶する表示データR A Mを内蔵することで、消費電力を削減することができる。表示データは、外部のM P U（Micro Processor Unit）等のホストによって表示ドライバに供給される。表示データR A Mは、複数のメモリセルを含む。表示データR A Mにおいて、各メモリセルの配列は、L C Dパネルのピクセルの配列に対応している。各メモリセルには、上記ホストからの例えば1ピクセルの表示データが書き込まれる。例えば1フレーム分の表示データが書き込まれた表示データR A Mからは、例え

ば 1 表示ライン単位で表示データが読み出され、LCD パネルのデータラインの駆動に供される（特許文献 1 参照）。

#### 【0005】

そのため、表示データ RAM から表示ライン単位で表示データが読み出されるため、表示ライン方向で LCD パネルの表示画面のスクロールを行うことが困難であった。例えば垂直走査方向を表示画面の上下方向とすると、縦方向のスクロール表示を行うことができるが、横方向のスクロール表示を行うことが困難であった。表示データ RAM を内蔵する表示ドライバにより横方向のスクロール表示を実現する場合、横スクロールした後の画像の表示データをホストが新たに表示データ RAM に書き込むか、又は表示データ RAM 内の表示データを内部で横スクロールした後の画像の表示データに書き換えることが行われていた（特許文献 2 参照）。

#### 【0006】

##### 【特許文献 1】

WO00/02189

##### 【特許文献 2】

特開平 9-265274 号公報

#### 【0007】

##### 【発明が解決しようとする課題】

しかしながら、表示データ RAM を内蔵する表示ドライバにおいて横スクロール表示を実現する場合、横スクロールした後の画像の表示データをホストが新たに表示データ RAM に書き込むと、表示ドライバとホストとのインタフェースに伴う消費電力を増加させるという問題がある。したがって、表示ドライバに表示データ RAM を内蔵させる意味がなくなってしまう。

#### 【0008】

また表示データ RAM を内蔵する表示ドライバにおいて、特許文献 2 に記載されているように表示ドライバ内部で横スクロールした後の画像の表示データに書き換えると、書き換えの際に発生する 1 フレーム分の表示データを読み出すためのクロックと、1 フレーム分の更新後の表示データを表示データ RAM に再度書



き込むためのクロックとが必要となり、消費電力を増加させるという問題がある。

#### 【0 0 0 9】

本発明は、以上のような技術的課題に鑑みてなされたものであり、その目的とするところは、消費電力の増加を抑えて、いわゆる横スクロール表示を行うことができる表示ドライバ、電気光学装置、電子機器及び表示駆動方法を提供することにある。

#### 【0 0 1 0】

##### 【課題を解決するための手段】

上記課題を解決するために本発明は、表示データに基づいて電気光学装置のデータラインを駆動する表示ドライバであって、複数のワードラインと、複数のカラムラインと、各メモリセルが1ピクセル分の表示データを記憶する複数のメモリセルとを有する表示データRAMと、表示アドレスに基づいて前記表示データRAMのワードラインを選択する表示アドレスデコーダと、表示カラムアドレスに基づいて前記表示データRAMのカラムラインを選択する表示カラムアドレスデコーダと、各読出用ビットラインが各カラムラインに対応して設けられカラムラインにより指定されるメモリセル群に共通接続された複数の読出用ビットラインと、前記複数の読出用ビットラインに接続されたスクロールバスと、前記電気光学装置の各データラインに対応して設けられた各データラッチが前記スクロールバス上の表示データを取り込む複数のデータラッチと、前記複数のデータラッチに取り込まれた表示データに基づいて前記データラインを駆動する駆動回路とを含み、前記表示アドレスデコーダによって選択されたワードラインと前記表示カラムアドレスデコーダによって選択されたカラムラインとにより指定された1つのメモリセルから1ピクセル分の表示データを読み出し、該表示データを前記メモリセルに接続された読出用ビットラインを介して前記スクロールバスに出力し、前記複数のデータラッチの各データラッチが前記スクロールバス上の表示データを取り込む表示ドライバに係する。

#### 【0 0 1 1】

本発明においては、表示データRAMを構成するメモリセルから読み出される

表示データをスクロールバスに出力し、スクロールバス上の表示データを、該スクロールバスに共通に接続された複数のデータラッチのいずれかに取り込むようにしている。したがって、表示データ RAM に記憶された表示データを書き戻すことなく、水平走査方向の任意のスクロール量に応じたスクロール後の表示データに基づいてデータラインを駆動することができる。したがって、書き換えの際に発生する 1 フレーム分の表示データを読み出すためのクロックと、1 フレーム分の更新後の表示データを表示データ RAM に再度書き込むためのクロックとが不要となり、消費電力の増加を抑え、いわゆる横スクロール表示を実現することができる。

#### 【0012】

更に、表示アドレスデコーダにより選択されるワードラインを変更することで実現される、いわゆる縦スクロールと併用することで、斜め方向のスクロールを、低消費電力で容易に実現することができる。

#### 【0013】

また本発明に係る表示ドライバでは、所与のシフトクロックに基づいてシフトされるシフト出力を出力するシフトレジスタを含み、前記複数のデータラッチの各データラッチは、前記シフトレジスタの各段のシフト出力に基づいて前記スクロールバス上の表示データを取り込むことができる。

#### 【0014】

本発明によれば、表示データ RAM からの表示データの読出タイミングと、シフトレジスタから出力されるシフト出力の出力タイミングとにより、任意のスクロール量に対応したスクロール用の表示データを生成することができる。したがって、回路の簡素化と、低消費電力化とを両立させて、いわゆる横方向のスクロールを実現することができる。

#### 【0015】

また本発明に係る表示ドライバでは、一水平走査周期で、前記複数のデータラッチに取り込まれた表示データを取り込むラインラッチを含み、前記駆動回路は、前記複数のデータラッチに代えて前記ラインラッチに取り込まれた表示データに基づいて前記データラインを駆動することができる。

## 【0016】

本発明によれば、複数のデータラッチに取り込まれた表示データを、次のスクロール後の表示データで上書きされることがなくなるので、現在の表示ラインの駆動期間に、現在の表示ラインの次の表示ラインについての表示データを取り込むことができる。

## 【0017】

また本発明は、表示データに基づいて電気光学装置のデータラインを駆動する表示ドライバであって、複数のワードラインと、複数のカラムラインと、各メモリセルが1ピクセル分の表示データを記憶する複数のメモリセルとを有する表示データRAMと、表示アドレスに基づいて前記表示データRAMのワードラインを選択する表示アドレスデコーダと、表示カラムアドレスに基づいて前記表示データRAMのカラムラインを選択する表示カラムアドレスデコーダと、各読出用ビットラインがカラムラインにより指定されるメモリセルに共通接続された複数の読出用ビットラインと、各データラッチが前記電気光学装置の各データラインに対応して設けられた複数のデータラッチを有し、各読出用ビットラインに出力された1ピクセル分の表示データごとに、該表示データを所与のスクロール量に対応したシフト量でシフトして前記複数のデータラッチのいずれかに取り込んで一水平走査分の表示データを生成するスクロール表示データ生成回路と、前記スクロール表示データ生成回路によって生成された一水平走査分の表示データに基づいて前記データラインを駆動する駆動回路とを含む表示ドライバに関係する。

## 【0018】

また本発明は、複数の走査ラインと、複数のデータラインと、前記複数の走査ラインと前記複数のデータラインとに接続された複数の画素と、前記複数の走査ラインを走査する走査ドライバと、前記複数のデータラインを駆動する上記のいずれか記載の表示ドライバとを含む電気光学装置に関係する。

## 【0019】

また本発明は、複数の走査ラインと、複数のデータラインと、前記複数の走査ラインと前記複数のデータラインとに接続された複数の画素とを含む表示パネルと、前記複数の走査ラインを走査する走査ドライバと、前記複数のデータライン

を駆動する上記のいずれか記載の表示ドライバとを含む電気光学装置に関する。

#### 【0020】

本発明によれば、低消費電力で、横スクロールを実現する電気光学装置を提供することができる。

#### 【0021】

また本発明は、上記記載の電気光学装置と、前記電気光学装置に対して供給される表示データを生成する表示データ生成部とを含む電子機器に関する。

#### 【0022】

本発明によれば、画像の横スクロールを低消費電力で実現する電子機器の提供に貢献することができる。

#### 【0023】

また本発明は、複数のワードラインと、複数のカラムラインと、各メモリセルが1ピクセル分の表示データを記憶する複数のメモリセルとを有する表示データRAMから読み出された表示データに基づいて電気光学装置のデータラインを駆動する表示駆動方法であって、前記複数のワードラインのいずれか1つのワードライン及び前記複数のカラムラインのいずれか1つのカラムラインによりメモリセルを指定し、該メモリセルに記憶された1ピクセル分の表示データを、前記1つのカラムラインにより指定されるメモリセル群に共通接続された読出用ビットラインを介してスクロールバスに出力し、各データラッチが前記電気光学装置の各データラインに対応して設けられた複数のデータラッチのいずれかに、前記スクロールバス上の前記1ピクセルの表示データを取り込み、前記複数のデータラッチに取り込まれた表示データに基づいて前記電気光学装置のデータラインを駆動する表示駆動方法に関する。

#### 【0024】

また本発明に係る表示駆動方法では、前記複数のデータラッチの各データラッチに前記スクロールバス上の前記1ピクセル分の表示データを取り込むことを、一水平走査期間で駆動されるピクセル数回繰り返して、前記複数のデータラッチに一水平走査分の表示データを取り込み、前記複数のデータラッチに取り込まれ

た表示データに基づいて前記電気光学装置のデータラインを駆動してもよい。

#### 【0025】

#### 【発明の実施の形態】

以下、本発明の好適な実施の形態について図面を用いて詳細に説明する。なお、以下に説明する実施の形態は、特許請求の範囲に記載された本発明の内容を不当に限定するものではない。また以下で説明される構成の全てが本発明の必須構成要件であるとは限らない。

#### 【0026】

##### 1. 電気光学装置

図1に、本実施形態における電気光学装置を含む電子機器の概略ブロック図を示す。この電子機器は、MPU10と、表示ユニット（広義には電気光学装置）20とを含む。表示ユニット20は、電気光学素子を有するマトリクスパネルである表示パネル22と、この表示パネル22を駆動するRAM内蔵の表示ドライバ（例えばXドライバIC）24と、走査ドライバ（例えば走査用のYドライバIC）26とを有する。

#### 【0027】

表示パネル22は、電圧印加によって光学特性が変化する液晶その他の電気光学素子を用いたものであればよい。表示パネル22は、例えばアクティブマトリクスパネルで構成できる。

#### 【0028】

図2（A）、（B）に、表示パネル22の構成例の等価回路を示す。表示パネル22として、図2（A）に示すように薄膜ダイオード（Thin Film Diode：TFD、広義には2端子型非線形素子）を用いたアクティブマトリクス方式の表示パネルを用いることができる。

#### 【0029】

表示パネル22は、複数の走査ライン40と、複数のデータライン42とを含む。複数の走査ライン40は、走査ドライバ26により走査される。複数のデータライン42は、表示ドライバ24により駆動される。そして、各画素領域44において、走査ライン40とデータライン42との間にTFD46と電気光学材

料（液晶）48とが直列に接続されている。

#### 【0030】

表示パネル22では、走査ライン40及びデータライン42に印加された信号に基づいて、電気光学材料48を表示状態、非表示状態又はその中間状態に切り替えて表示動作が制御される。なお図2（A）では、TFD46が走査ライン40側に接続され、電気光学材料48がデータライン42側に接続されているが、これとは逆にTFD46をデータライン42側に、電気光学材料48を走査ライン40側に設ける構成としてもよい。

#### 【0031】

また表示パネルは、図2（B）に示すように、画素が形成されるガラス基板上に、表示ドライバ50及び走査ドライバ52の少なくとも一方を形成するようにしてもよい。表示ドライバ50は、表示ドライバ24と同様の機能を有する。走査ドライバ52は、走査ドライバ26と同様の機能を有する。例えば表示パネル22は、複数の走査ライン40と、複数のデータライン42と、複数の走査ライン40と複数のデータライン42とに接続された複数の画素と、複数の走査ライン40を走査する走査ドライバ52と、複数のデータライン42を駆動する表示ドライバ50とを含んで構成される。この場合、表示パネル22を電気光学装置ということができ、実装面積を大幅に削減して、電子機器の小型・軽量化に貢献することができる。

#### 【0032】

なお図2（A）、（B）では、アクティブマトリクス方式としてTFDを用いていたが、これに限定されるものではなく、薄膜トランジスタ（Thin Film Transistor：TFT）等の3端子素子や、他の2端子素子を用いたアクティブマトリクスパネルであってもよい。

#### 【0033】

図1において、表示ドライバ24は、例えば1フレーム分の表示データを記憶する表示データRAM28を含む。

#### 【0034】

MPU10（広義には表示データ生成部）は、表示ユニット20に対して、制

御信号、表示コマンドや表示データを供給する。MPU10は、表示データ生成部としての機能も有する。制御信号として代表的なものに、コマンド／データの区別を示す信号A0、反転リセット信号XRES、反転チップセレクト信号XCS、反転リード信号XRD及び反転ライト信号XWR等がある。データD0～D7は8ビットのコマンドデータ又は表示データであり、コマンド／データ識別信号A0の論理レベルによって区別されている。

#### 【0035】

図3に、図1に示すMPU10及び表示ユニット20を携帯電話機に搭載した例を示す。MPU10は、携帯電話機（広義には電子機器）60の制御を司る中央処理装置（Central Processing Unit：CPU）12を有し、このCPU12にはワークメモリ14が接続されている。携帯電話機60には、アンテナ62を介して受信された信号を復調し、或いはアンテナ62を介して送信される信号を変調する変復調回路64が設けられている。携帯電話機60でのデータ送受信や表示パネル22の表示操作（例えばスクロール操作）などに必要な操作情報は、操作入力部66を介して入力される。

#### 【0036】

アンテナ62から入力される信号は、変復調回路64を介して復調されてCPU12において信号処理される。CPU12は、操作入力部66からの情報等に基づき、必要によりワークメモリ14を用いて、表示パネル22の表示を行うための各種表示コマンド、或いは表示データを表示ユニット20に出力する。表示コマンドとしては、表示パネル22を駆動する表示ドライバ24の動作制御するための各種モード設定するコマンドや、表示パネル22の表示エリア上にウィンドウ表示を行う領域を例えばスタートアドレスSA及びエンドアドレスEAにより特定される矩形領域として設定するコマンド等がある。

#### 【0037】

携帯電話機60に代表される本実施形態における電子機器では、以下に述べる構成の表示ドライバ24を適用することで、いわゆる縦方向のスクロール表示のみならず、いわゆる横方向のスクロール表示を実現し、かつ消費電力の増加を抑えることができる。

## 【0038】

図4に、表示ドライバ24の構成の要部のブロック図を示す。図4では、表示データRAMからの表示データの読み出しに関わる構成が示されている。また表示データRAMを構成する各メモリセルが1ピクセルの表示データを記憶するものとし、表示データが伝送される信号線の図示を簡略化している。

## 【0039】

表示ドライバ24は、表示データRAM28と、表示アドレスデコーダ100と、表示カラムアドレスデコーダ110と、スクロール表示データ生成回路120と、駆動回路130とを含む。

## 【0040】

表示データRAM28は、複数のワードラインDW1～DWN（Nは2以上の整数）と、複数のカラムラインDC1～DCM（Mは2以上の整数）と、各メモリセルが1ピクセル分の表示データを記憶する複数のメモリセルMC1-1～MCM-Nとを有する。1ピクセルがR、G、Bの各6ドットで構成される場合、各メモリセルは、18ビットの表示データを記憶する。各メモリセルの配列は、表示パネルの各ピクセルの配列に対応し、各メモリセルは、ワードラインと、カラムラインとにより特定される。ワードライン方向に配列されるメモリセル群（図4においてメモリセルMC1-i～MCM-i）は、共通のワードラインDWi（ $1 \leq i \leq N$ 、iは整数）により指定される。カラムライン方向に配列されるメモリセル群（図4においてメモリセルMCj-1～MCj-N）は、共通のカラムラインDCj（ $1 \leq j \leq M$ 、jは整数）により指定される。

## 【0041】

またカラムライン方向に配列されるメモリセル群は、読出用ビットラインに共通接続される。例えば、カラムラインDCjにより指定されるメモリセル群（メモリセルMCj-1～MCj-N）は、読出用ビットラインRBjに共通接続される。読出用ビットラインRBjには、ワードライン及びカラムラインにより指定された1つのメモリセルから読み出された1ピクセル分の表示データが出力される。

## 【0042】



スクロール表示データ生成回路 120 は、各データラッチが表示パネル 22 の各データラインに対応して設けられた複数のデータラッチ  $DLAT1 \sim DLATx$  ( $x$  は 2 以上の整数) を含む。データラッチ  $DLAT1 \sim DLATx$  の各データラッチは、D フリップフロップ (DFF) により構成することができる。この場合、DFF は、クロック (C) 端子への入力信号に基づいて、データ入力 (D) 端子への入力信号を保持し、データ出力 (Q) 端子から出力する。

#### 【0043】

そして、スクロール表示データ生成回路 120 は、各読出用ビットラインに出力された 1 ピクセルの表示データごとに、該表示データを所与のスクロール量に対応したシフト量でシフトして複数のデータラッチのいずれかに取り込んで一水平走査分の表示データを生成する。

#### 【0044】

駆動回路 130 は、スクロール表示データ生成回路 120 によって生成された一水平走査分の表示データに基づいて表示パネル 22 のデータラインを駆動する。より具体的には、駆動回路 130 は、各データライン駆動回路が表示パネル 22 の各データラインに対応して設けられた複数のデータライン駆動回路  $130-1 \sim 130-x$  を含む。データライン駆動回路  $130-k$  ( $1 \leq k \leq x$ 、 $k$  は整数) は、データラッチ  $DLATk$  に取り込まれた 1 ピクセルの表示データに対応した駆動電圧をデータラインに出力する。

#### 【0045】

スクロール表示データ生成回路 120 は、複数の読出用ビットライン  $RB1 \sim RBM$  に接続されたスクロールバス 122 を含むように構成されてもよい。この場合、データラッチ  $DLAT1 \sim DLATx$  の各 D 端子が、スクロールバス 122 に共通に接続される。そして、データラッチ  $DLAT1 \sim DLATx$  の各 C 端子に入力されるクロックにより、データラッチ  $DLAT1 \sim DLATx$  には一水平走査分の表示データが保持される。

#### 【0046】

このようにスクロール表示データ生成回路 120 においてスクロールバス 122 にデータラッチ  $DLAT1 \sim DLATx$  が接続される場合、スクロール表示デ

ータ生成回路 120 は、シフトレジスタ 124 を含むように構成されてもよい。この場合、データラッチ DLAT1 ~ DLATx の C 端子に入力されるクロックとして、シフトレジスタの各段のシフト出力が採用される。シフトレジスタ 124 は、各ラッチが各データラッチに対応して設けられた複数のラッチ LAT-1 ~ LAT-x を含み、ラッチの出力 (O) 端子が次段のラッチの入力 (I) 端子に接続されるように構成される。ラッチは、クロック (C) 端子への入力信号に基づいて、I 端子への入力信号を取り込み、O 端子から出力する。複数のラッチ LAT-1 ~ LAT-x のそれぞれの C 端子には、所与のシフトクロック SCLK が共通に供給される。

#### 【0047】

したがって、初段のラッチ LAT-1 の I 端子へのシフト入力信号 SIN がシフトクロックに同期してシフトされたシフト出力が、次段のラッチの I 端子に順次入力されていくと共に、ラッチ LAT-1 ~ LAT-x の O 端子からシフト出力 SFO1 ~ SFOx が順次出力される。こうすることで、データラッチ DLAT1 ~ DLATx に対して、順次シフトされるパルスや、順次シフトされる立ち上がりエッジ又は立ち下がりエッジを供給することができる。例えば表示データ RAM28 からの表示データの読み出しタイミングに対応してシフトクロック SCLK を与えることで、シフトレジスタ 124 は、表示データ RAM28 から 1 ピクセル分ずつ読み出される表示データを取り込むためのシフト出力 SFO1 ~ SFOx を順次出力することができる。

#### 【0048】

更にスクロール表示データ生成回路 120 は、ラインラッチ 128 を含むように構成されてもよい。この場合、ラインラッチ 128 は、各 DFF がデータライン駆動回路に対応して設けられた複数の DFF 128-1 ~ 128-x を含む。DFF 128-k の D 端子には、データラッチ DLATk の Q 端子が接続される。DFF 128-k の C 端子には、ラッチパルス LP が入力される。ラッチパルス LP は、一水平走査期間を規定する信号である。DFF 128-k に保持された表示データは、データライン駆動回路 130-k に供給される。このようなラインラッチ 128 は、ラッチパルス LP に同期して、一水平走査周期で、データ

ラッチDLAT1～DLATxに取り込まれた表示データを取り込む。ラインラッチ128を設けることにより、データラッチDLAT1～DLATxは、現在の表示ラインの駆動期間に、現在の表示ラインの次の表示ラインについての表示データを取り込むことができる。

#### 【0049】

図4に示す表示ドライバ24は、表示データRAM28に書き込まれた1フレーム分の表示データを用いて、横方向（左右方向）にピクセル単位でスクロールした表示データを生成し、該表示データに基づいてデータラインを駆動することができる。ここで横方向は、水平走査方向をいう。したがって、縦方向は、垂直走査方向ということができる。

#### 【0050】

図5に、スクロール方向を説明するための図を示す。ここでは、表示パネル22に表示される画像200を基準画像とし、該表示パネル22を正面から見た場合の横スクロール及び縦スクロールについて説明する。

#### 【0051】

基準画像としての画像200に対し、横スクロールのうち左スクロールを行うと、表示パネル22に表示される画像は、図5に示すように画像200を左方向にシフトした画像200-Lとなる。基準画像としての画像200に対し、横スクロールのうち右スクロールを行うと、表示パネル22に表示される画像は、図5に示すように画像200を右方向にシフトした画像200-Rとなる。

#### 【0052】

基準画像としての画像200に対し、縦スクロールのうち上スクロールを行うと、表示パネル22に表示される画像は、図5に示すように画像200を上方向にシフトした画像200-Uとなる。基準画像としての画像200に対し、縦スクロールのうち下スクロールを行うと、表示パネル22に表示される画像は、図5に示すように画像200を下方向にシフトした画像200-Dとなる。

#### 【0053】

また基準画像としての画像200を反転した画像200-Xに対して、横スクロールや縦スクロールを行ってもよい。画像200-Xは、図4におけるシフト

レジスタ 124 のシフト方向を反転させたり、該シフト方向はそのまま表示データ RAM 28 の一水平走査ラインの表示データの並び順序を変更したり、或いは表示カラムアドレスのインクリメント方向を反転することで得られる。この場合、いわゆる横方向にスクロールした画像の表示反転も可能となる。

#### 【0054】

なお図 5 では、スクロール後の画像 200-L、200-R、200-U、200-D は、画像 200 の表示部分のみを示している。例えば表示データ RAM 28 に、表示パネル 22 の表示領域より大きな領域の表示データを記憶させ、スクロール後の画像 200-L、200-R、200-U、200-D において画像 200 の表示部分以外の部分を新たに表示させてもよい。

#### 【0055】

表示ドライバ 24 では、図 1 における走査ドライバ 26 の走査タイミングを変更することなく、上述の縦スクロール及び横スクロールを実現することができる。

#### 【0056】

縦スクロールは、縦方向のスクロール量に対応して 1 フレームの先頭表示ラインを変更することで実現できる。より具体的には、縦方向のスクロール量に対応して、1 フレームの先頭表示ラインとして表示アドレスデコーダ 100 に入力される表示アドレスを指定する。縦方向のスクロール量は、例えば図 3 に示す操作入力部 66 からの操作情報により指定される。

#### 【0057】

横スクロールは、表示アドレスデコーダ 100 により選択されたワードラインに対応する表示ラインについて、表示データ RAM 28 から読み出される  $m$  ( $1 \leq m \leq x$ 、 $m$  は整数) カラムの 1 ピクセル分の表示データを、横方向のスクロール量に対応した  $m1$  ( $1 \leq m1 \leq x$ 、 $m1$  は  $m$  以外の整数) カラムのデータラッチ DLAT $m1$  に取り込むことで実現できる。図 4 では、表示カラムアドレスデコーダ 110 の入力タイミングと、シフトレジスタ 124 のシフト入力信号の入力タイミングとを、横方向のスクロール量に対応して互いにずらすことで実現できる。横方向のスクロール量は、例えば図 3 に示す操作入力部 66 からの操作情

報により指定される。

#### 【0058】

また縦スクロール及び横スクロールを組み合わせることで、更に斜め右上、斜め右下、斜め左上、斜め左下の各方向のスクロールを実現することもできる。

#### 【0059】

図6に、図4における表示ドライバの横スクロールのタイミングの一例を示す。ここでは、ワードラインDW1が選択され、1カラムだけ右方向にスクロールする場合のタイミング例を示している。またシフトレジスタ124が出力するシフト出力SFO1～SFOxにより、立ち上がりエッジを順次シフトさせている。

#### 【0060】

例えばホストからの表示アドレスDA1が入力されると、表示アドレスデコーダ100は、表示アドレスDA1に対応するワードラインDW1を選択する。図6においては、ワードラインDW1が「H」レベルになる。

#### 【0061】

続いて表示カラムアドレスCA1、CA2、・・・が順次入力されると、表示カラムアドレスデコーダ110は、表示カラムアドレスCA1、CA2、・・・に対応するカラムラインDC1、DC2、・・・を順次選択する。図6においては、選択されたカラムラインが「H」レベルになる。

#### 【0062】

したがって、表示データRAM28では、まずワードラインDW1とカラムラインDC1とにより、メモリセルMC1-1が指定される。その後、表示データRAM28では、ワードラインDW1とカラムラインDC2とによりメモリセルMC2-1、ワードラインDW1とカラムラインDC3とによりメモリセルMC3-1、・・・が順次指定される。

#### 【0063】

またカラムラインDCjにより指定される複数のメモリセルMCj-1～MCj-Nには、読出用ビットラインRBjが共通接続される。したがって、メモリセルMC1-1が指定されると、該メモリセルMC1-1に保持された1ピクセ

ル分の表示データ  $D1-1$  が、読出用ビットライン  $RB1$  に出力される。またメモリセル  $MC2-1$  が指定されると、該メモリセル  $MC2-1$  に保持された1ピクセル分の表示データ  $D2-1$  が、読出用ビットライン  $RB2$  に出力される。更にメモリセル  $MC3-1$  が指定されると、該メモリセル  $MC3-1$  に保持された1ピクセル分の表示データ  $D3-1$  が、読出用ビットライン  $RB3$  に出力される。読出用ビットライン  $RB1 \sim RBM$  に出力された表示データは、スクロールバス  $122$  に出力される。

#### 【0064】

また表示アドレス  $DA1$ 、表示カラムアドレス  $CA1$ 、 $CA2$ 、 $\dots$  の入力タイミングに対して、横方向のスクロール量に対応したタイミングでシフト入力信号  $SIN$  が入力される。シフトレジスタ  $124$  は、シフトクロック  $SCLK$  に同期して、例えば図6に示すようにシフト出力  $SFO1 \sim SFOx$  を出力する。

#### 【0065】

データラッチ  $DLAT1 \sim DLATx$  は、シフト出力  $SFO1 \sim SFOx$  の立ち上がりエッジでスクロールバス  $122$  上の表示データを取り込む。したがって、データラッチ  $DLAT2$  はスクロールバス  $122$  上の表示データ  $D1-1$  を取り込み、データラッチ  $DLAT3$  はスクロールバス  $122$  上の表示データ  $D2-1$  を取り込み、データラッチ  $DLAT4$  はスクロールバス  $122$  上の表示データ  $D3-1$  を取り込む。なお図6において、シフト出力  $SFO1$  の立ち上がりエッジのタイミングで、スクロールバス  $122$  上に非表示用の所与のデータを出力させたり、他のカラムラインの表示データを出力させてもよい。

#### 【0066】

このようにしてデータラッチ  $DLAT1 \sim DLATx$  に取り込まれた一水平走査分の表示データは、ラッチパルス  $LP$  に基づきラインラッチ  $128$  に保持される。ラインラッチ  $128$  を構成する複数の  $DF128-1 \sim 128-x$  の各  $DF$  に取り込まれた表示データは、各  $DF$  に対応して設けられたデータライン駆動回路に出力される。

#### 【0067】

図6では、正論理でワードライン及びカラムラインが活性化されるものとして

説明したが、負論理であってもよい。

#### 【0068】

以上のように、表示ドライバ24では、複数のワードラインのいずれか1つのワードライン及び複数のカラムラインのいずれか1つのカラムラインによりメモリセルが指定される。そして、該メモリセルに記憶された1ピクセル分の表示データが、指定されたメモリセルに共通接続された読出用ビットラインを介してスクロールバスに出力される。スクロールバス上に出力された表示データは、複数のデータラッチのいずれかに取り込まれる。これらを1ピクセル単位で行ってデータラッチに一水平走査分の表示データを取り込んだ後、該一水平走査分の表示データに基づいて表示パネルのデータラインが駆動される。

#### 【0069】

次に、本実施形態における表示ドライバ24が適用されたXドライバIC400の詳細な構成について説明する。

#### 【0070】

図7に、XドライバIC400の詳細な構成例を示す。XドライバIC400の入出力回路として、MPUインターフェース500と入出力バッファ502とが設けられている。MPUインターフェース500には、反転チップセレクト信号XCS、コマンド／データの識別信号A0、反転リード信号XRD、反転ライト信号XWR、反転リセット信号XRESなどが入力される。入出力バッファ502には、例えば8ビットのコマンド又は表示データD0～D7が入力される。XドライバIC400には、MPUインターフェース500及び入出力バッファ502に接続されたバスライン510が設けられている。

#### 【0071】

バスライン510にはバスホールダ512とコマンドデコーダ514とが接続されている。なお、入出力バッファ502にはステータス設定回路516が接続され、XドライバIC400の動作状態がMPU10に出力されるようになっている。バスライン510は、表示データRAM520のI/Oバッファ562に接続され、表示データRAM520に対して読み出し、書き込みされる表示データが伝送される。表示データRAM520は、図4に示す表示データRAM28

に相当する。

#### 【0072】

XドライバIC400には、上述した表示データRAM520、I/Oバッファ562の他に、MPU系制御回路530、ロウアドレスデコーダ540、コラムアドレスデコーダ550、ドライバ系制御回路570、スクロール表示データ生成回路580、PWMデコーダ回路590及び液晶駆動回路592などが設けられている。スクロール表示データ生成回路580は、図4に示すスクロール表示データ生成回路120に相当する。

#### 【0073】

MPU系制御回路530は、コマンドデコーダ514を介して入力されるMPU10の表示コマンドに基づいて、表示データRAM520に対する読み出し、書き込み動作を制御する。このMPU系制御回路530により制御されるロウアドレスデコーダ540及びコラムアドレスデコーダ550が設けられている。ロウアドレスデコーダ540及びコラムアドレスデコーダ550により指定されたメモリセルに、MPU10から供給された表示データが書き込まれる。また、ロウアドレスデコーダ540及びコラムアドレスデコーダ550により指定されたメモリセルからMPU10に対して表示データが読み出される。

#### 【0074】

またXドライバIC400は、ドライバ系制御回路570により制御され表示アドレスをデコードして1ライン毎に読み出しラインを指定する表示アドレスデコーダ556を含んでいる。表示アドレスデコーダ556は、図4に示す表示アドレスデコーダ100と同様の機能を有する。更にXドライバIC400は、MPU系制御回路530又はドライバ系制御回路570により制御され、表示コラムアドレスをデコードして、表示ラインのコラムを指定する表示コラムアドレスデコーダ552を含む。表示コラムアドレスデコーダ552は、図4に示す表示コラムアドレスデコーダ110に相当する。

#### 【0075】

ドライバ系制御回路570は、Xドライバ系制御回路572及びYドライバ系制御回路574を含む。このドライバ系制御回路570は、発振回路576から



の発振出力に基づいて階調制御パルス GCP、極性反転信号 FR、ラッチパルス LPなどを発生し、表示アドレスデコーダ 556、スクロール表示データ生成回路 580、PWMデコーダ回路 590、電源制御回路 578 及び Yドライバ IC 26 を制御する。

#### 【0076】

スクロール表示データ生成回路 580 は、表示アドレスデコーダ 556 及び表示カラムアドレスデコーダ 552 により指定された表示データ RAM 520 のメモリセルに記憶された表示データを 1 ピクセルずつ読み出して、横方向のスクロール量に対応してシフトされたスクロール表示データを生成する。

#### 【0077】

PWMデコーダ回路 590 は、該スクロール表示データをラッチして、極性反転周期に従って階調値に応じたパルス幅の信号を出力する。

#### 【0078】

液晶駆動回路 592 は、PWMデコーダ回路 590 からの信号を、LCD 表示系の電圧に応じた電圧にシフトさせ、表示パネル 22 のデータラインに供給する。液晶駆動回路 592 は、図 4 に示す駆動回路 130 に相当する。

#### 【0079】

Xドライバ IC 400 では、モード切替信号により、通常モード又は横スクロールモードが切り替え可能に構成されている。通常モードでは、上述した横方向のスクロール後の表示データの生成機能がオフされる。横スクロールモードでは、上述した横方向のスクロール後の表示データの生成機能がオンされる。

#### 【0080】

以下では、表示データ RAM 520 と、表示データを読み出すための周辺回路とについて説明する。

#### 【0081】

図 8 に、表示データ RAM 520 の構成の概要を示す。ここでは、説明の簡略化のために、1 ピクセルが 4 ビットで構成され、表示データ RAM 520 が 16 ピクセル分の表示データを記憶する容量を有するものとする。すなわち、表示データ RAM 520 は、各メモリセルが 1 ピクセル分の表示データを記憶する複数

のメモリセルRAM0～RAMFを有する。

#### 【0082】

また表示データRAM520は、ワードラインWORD0～WORD3と、カラムラインCOL0～COL3を有する。ワードラインWORD0～WORD3は、それぞれ表示アドレスデコーダ556により選択される。カラムラインCOL0～COL3は、それぞれ表示カラムアドレスデコーダ552により選択される。

#### 【0083】

メモリセルRAM0～RAM3は、ワードラインWORD0により指定される。メモリセルRAM4～RAM7は、ワードラインWORD1により指定される。メモリセルRAM8～RAMBは、ワードラインWORD2により指定される。メモリセルRAMC～RAMFは、ワードラインWORD3により指定される。メモリセルRAM0、RAM4、RAM8、RAMCは、カラムラインCOL0により指定される。メモリセルRAM1、RAM5、RAM9、RAMDは、カラムラインCOL1により指定される。メモリセルRAM2、RAM6、RAMA、RAMEは、カラムラインCOL2により指定される。メモリセルRAM3、RAM7、RAMB、RAMFは、カラムラインCOL3により指定される。

#### 【0084】

またメモリセルRAM0、RAM4、RAM8、RAMCには、読出用ビットラインBIT0が接続される。メモリセルRAM1、RAM5、RAM9、RAMDには、読出用ビットラインBIT1が接続される。メモリセルRAM2、RAM6、RAMA、RAMEには、読出用ビットラインBIT2が接続される。メモリセルRAM3、RAM7、RAMB、RAMFには、読出用ビットラインBIT3が接続される。

#### 【0085】

図9に、各メモリセルを構成する1ビットのRAMセルの回路図を示す。RAMセルC10は、他のRAMセルと同一の構成を有する。このRAMセルC10は、2つのCMOSインバータ601、602にて構成されるメモリ素子600

を有する。2つのCMOSインバータ601、602は、その入出力同士を互いに接続する第1及び第2の配線604、606を有する。第1の配線604とビット線B1との間には第1のN型MOSトランジスタ610が接続される。第1のN型MOSトランジスタ610のゲートは第1のワード線W1に接続されている。同様に、第2の配線606とビット線XB1との間には第2のN型MOSトランジスタ612が接続される。第2のN型MOSトランジスタ612のゲートは第1のワード線W1に接続されている。

#### 【0086】

このようなRAMセルにおいて、ロウアドレスデコーダ540からのアクティブ信号により第1のワード線W1が「H」レベル（第1のワード線W1の電圧に対応する論理レベルが「H」レベル）になると、第1及び第2のN型MOSトランジスタ610、612がオンになる。これにより、RAMセルC10は一对のビット線B1、XB1と接続される。このとき、カラムアドレスデコーダ550によりRAMセルC10が選択されていると、RAMセルC10に対するデータの読み出し、又は書き込みが可能となる。

#### 【0087】

また、電源供給線VDDと表示データ出力線OUTとの間には第1及び第2のP型MOSトランジスタ620、622が接続されている。第1のP型MOSトランジスタ620のゲートは第2の配線606に接続される。第2のP型MOSトランジスタ622のゲートは第2のワード線W2に接続されている。

#### 【0088】

RAMセルC10のデータを読出用ビットラインとしての表示データ出力線OUTに読み出す前に、この表示データ出力線OUTは「L」レベル（表示データ出力線OUTの電圧に対応する論理レベルが「L」レベル）にプリチャージされている。そして、このプリチャージ動作後に、表示アドレスデコーダ556によって選択されたワードラインと、表示カラムアドレスデコーダ552によって選択されたカラムラインとにより、第2のワード線W1を「L」レベルとする。これにより、第2のP型MOSトランジスタ622がオンとなり、表示データ出力線OUTのデータがPWMデコーダ回路590にてラッチされる。このとき、第

2 の配線 6 0 6 の論理レベルが「H」レベル（第 1 の配線 6 0 4 の論理レベルが「L」レベル）であれば表示データ出力線 O U T は「L」レベルのままである。一方、第 2 の配線 6 0 6 の論理レベルが「L」レベル（第 1 の配線 6 0 4 の論理レベルが「H」レベル）であれば表示データ出力線 O U T は「H」レベルとなる。

#### 【 0 0 8 9 】

図 1 0 に、スクロール表示データ生成回路 5 8 0 の回路図を示す。スクロール表示データ生成回路 5 8 0 は、セクタ 7 0 0、シフトレジスタ 7 1 0、データラッチ 7 2 0、ラインラッチ 7 3 0 を含む。

#### 【 0 0 9 0 】

セクタ 7 0 0 は、モード切替信号 H S C \_ E N A に応じて、通常モード用の表示データ、又は横スクロールモード用の表示データを、データラッチ 7 2 0 に対して出力する。

#### 【 0 0 9 1 】

シフトレジスタ 7 1 0 は、モード切替信号 H S C \_ E N A に応じて、通常モード用にデータラッチ 7 2 0 で表示データを取り込むためのラッチクロック、又は横スクロールモード用にデータラッチ 7 2 0 で表示データを取り込むためのシフト出力を、データラッチ 7 2 0 に対して出力する。シフトレジスタ 7 1 0 は、図 4 に示すシフトレジスタ 1 2 4 と同様の機能を含む。

#### 【 0 0 9 2 】

ラインラッチ 7 3 0 は、データラッチ 7 2 0 に取り込まれた一水平走査分の表示データを取り込む。ラインラッチ 7 3 0 は、図 4 に示すラインラッチ 1 2 8 と同様の機能を有する。

#### 【 0 0 9 3 】

なお図 1 0 において、ラッチクロック D L T \_ L I N E、シフトクロック S C L K、シフト信号 L E、R I、シフト方向切替信号 S H L、セット信号 S E T が、シフトレジスタ 7 1 0 に入力される。

#### 【 0 0 9 4 】

図 1 1 に、セクタ 7 0 0 の回路図を示す。セクタ 7 0 0 は、デマルチプレ

クサDMPX0～DMPX3と、スクロールバス708と、マルチプレクサMPX0～MPX3とを含む。デマルチプレクサDMPX0～DMPX3は、それぞれ同一構成をなしている。マルチプレクサMPX0～MPX3は、それぞれ同一構成をなしている。

#### 【0095】

カラムラインCOL0により指定されるカラム0について、デマルチプレクサDMPX0は、モード切替信号HSC\_\_ENAに応じて、マルチプレクサMPX0、又はスクロールバス708に、読出用ビットラインBIT0の信号を出力する。より具体的には、モード切替信号HSC\_\_ENAにより通常モードに切り替えられているとき、デマルチプレクサDMPX0は、読出用ビットラインBIT0の信号をマルチプレクサMPX0に出力する。またモード切替信号HSC\_\_ENAにより横スクロールモードに切り替えられているとき、デマルチプレクサDMPX0は、読出用ビットラインBIT0の信号をスクロールバス708に出力する。

#### 【0096】

スクロールバス708は、図4に示すスクロールバス122に相当し、デマルチプレクサDMPX0～DMPX3に共通に接続される。なおスクロールバス708は、マルチプレクサMPX0～MPX3にも共通に接続される。

#### 【0097】

マルチプレクサMPX0は、モード切替信号HSC\_\_ENAに応じて、デマルチプレクサDMPX0からの信号、又はスクロールバス708上の信号を、選択出力する。より具体的には、モード切替信号HSC\_\_ENAにより通常モードに切り替えられているとき、マルチプレクサMPX0は、デマルチプレクサDMPX0からの信号を選択出力する。またモード切替信号HSC\_\_ENAにより横スクロールモードに切り替えられているとき、マルチプレクサMPX0は、スクロールバス708上の信号を選択出力する。

#### 【0098】

図12に、シフトレジスタ710の回路図を示す。シフトレジスタ710は、複数のラッチLLAT0～LLAT3を含み、シフト方向切替信号SHLによっ

て指定されるシフト方向に応じてそのシフト方向が切り替えられる。シフトレジスタ 710 は、シフトクロック SCLK に基づき、シフト信号 LE 又はシフト信号 RI をシフトする。なお図 12 では、セット信号 SET によって設定される立ち上がりエッジが、順次シフトされる。

#### 【0099】

図 13 に、シフトレジスタ 710 を構成するラッチ LLAT0 の回路図を示す。なおラッチ LLAT0 ~ LLAT3 は、それぞれ同一の構成をなしている。図 13 に示すようにラッチ LLAT0 は、シフト方向切替信号 SHL が「H」レベルのとき、シフトクロック SCLK に同期して、シフト信号 RI を入力とし、シフト信号 LE を出力する。またラッチ LLAT0 は、シフト方向切替信号 SHL が「L」レベルのとき、シフトクロック SCLK に同期して、シフト信号 LE を入力とし、シフト信号 RI を出力する。

#### 【0100】

ラッチ LLAT0 では、セット信号 SET を「H」レベルにしてノード ND を「L」レベルにした後、シフト動作が行われる。

#### 【0101】

図 12 において、シフトレジスタ 710 は、モード切替信号 HSC\_\_ENA に応じて、ラッチ LLAT0 ~ LLAT3 からのラッチ出力 DLATCH\_\_COL0 ~ DLATCH\_\_COL3、又はラッチクロック DLATCH\_\_LINE を出力する。より具体的には、モード切替信号 HSC\_\_ENA により通常モードに切り替えられているとき、シフトレジスタ 710 は、ラッチクロック DLATCH\_\_LINE をシフト出力として出力する。またモード切替信号 HSC\_\_ENA により横スクロールモードに切り替えられているとき、シフトレジスタ 710 は、ラッチ出力 DLATCH\_\_COL0 ~ DLATCH\_\_COL3 をシフト出力として出力する。

#### 【0102】

図 14 に、データラッチ 720 の回路図を示す。データラッチ 720 は、シフトレジスタ 710 のシフト出力に基づき、セクタ 700 から選択出力された信号を取り込む。

**【0103】**

次に、図15及び図16を参照しながら、図8～図14に示した表示データRAM520と、表示データを読み出すための周辺回路の動作について説明する。

**【0104】**

図15に、通常モードにおける動作タイミングの一例を示す。通常モードは、モード切替信号HSC\_\_ENAにより設定される。

**【0105】**

通常モードでは、表示カラムアドレスデコーダ552により選択されるカラムラインは変化せず、「H」レベルに固定される。そして、表示アドレスデコーダ556によりワードラインが選択されると、該ワードラインにより指定される表示ラインの表示データが読出用ビットラインBIT0～BIT3を介して表示データRAM520から出力される。

**【0106】**

セクタ700では、読出用ビットラインBIT0～BIT3からの表示データがそのまま選択出力される。またシフトレジスタ710では、ラッチクロックDLT\_\_LINEがシフト出力DLT\_\_COL0～DLT\_\_COL3として出力される。

**【0107】**

データラッチ720では、シフト出力DLT\_\_COL0～DLT\_\_COL3により、1表示ライン単位で読み出された表示データが取り込まれる。ラインラッチ730は、データラッチ720に取り込まれた表示データを、ラッチパルスLPに基づき取り込んで、ラッチデータDD0～DD3として、PWMデコーダ回路590に対して出力する。

**【0108】**

なお図15では、メモリセルRAMp（pは0～Fのいずれか）に保持された表示データをpとして表わしている。

**【0109】**

このように通常モードでは、図8～図14に示した構成により、表示ライン単位で表示データを読み出し、表示パネルのデータラインを駆動することができる

。

**【0110】**

図16に、横スクロールモードにおける動作タイミングの一例を示す。図16では、1カラム分の右スクロールをしたときの動作と、2カラム分の右スクロールをしたときの動作とを示している。横スクロールモードは、モード切替信号HSC\_\_ENAにより設定される。

**【0111】**

横スクロールモードでは、表示アドレスデコーダ556によりワードラインが選択され、表示カラムアドレスデコーダ552によりカラムラインが選択される。そして、該ワードライン及び該カラムラインにより指定されるメモリセルに記憶された1ピクセル分の表示データが、読出用ビットラインBIT0～BIT3のいずれかを介して表示データRAM520から出力される。

**【0112】**

セクタ700では、読出用ビットラインBIT0～BIT3からの表示データがスクロールバス708に出力される。

**【0113】**

一方、シフトレジスタ710では、セット信号SETにより初期化された後に、シフトクロックSCLKに基づき、シフト信号LEが右方向にシフトされる。これにより、シフト出力DLT\_\_COL0～DLT\_\_COL3による立ち上がりエッジが順次シフトされる。

**【0114】**

データラッチ720では、シフト出力DLT\_\_COL0～DLT\_\_COL3により、スクロールバス708上の表示データが順次取り込まれ、取り込みデータDDAT0～DDAT3としてラインラッチ730に出力される。ラインラッチ730は、ラッチパルスLPに基づき、データラッチ720に取り込まれた表示データを取り込んで、ラッチデータDD0～DD3として、PWMデコーダ回路590に対して出力する。

**【0115】**

図16に示すように、XドライバIC400における横方向のスクロールを行



う場合、シフトレジスタ 710 の動作を変更することなく、表示カラムアドレスデコーダ 552 によるカラムラインの選択タイミングを変更すればよい。そのため、表示カラムアドレスデコーダ 552 への表示カラムアドレスの供給タイミングを変更するだけでよい。こうすることで、スクロール量に対応してシフトされた表示データをラインラッチ 730 に取り込むことができる。

#### 【0116】

このように横スクロールモードにおいても、図 8～図 14 に示した構成により、スクロール量に対応してシフトされた表示データに基づき、表示パネルのデータラインを駆動することができる。

#### 【0117】

なお、本発明は上述した実施の形態に限定されるものではなく、本発明の要旨の範囲内で種々の変形実施が可能である。

#### 【0118】

また上述した実施の形態では、表示パネルとしてアクティブマトリクス方式について説明したが、これに限定されるものではなく、パッシブマトリクス方式の表示パネルについても同様に適用することができる。また上述の実施形態では 1 表示ライン単位で駆動される例について説明したが、これに限定されるものではなく、複数のデータライン単位に読み出された表示データについても同様に適用することができる。更に上述の実施形態では、1 ピクセルずつに表示データを読み出して横スクロール用の表示データを生成していたがこれに限定されるものではなく、複数ピクセルずつ読み出して横スクロール用の表示データを生成することも可能である。

#### 【0119】

また、本発明のうち従属請求項に係る発明においては、従属先の請求項の構成要件の一部を省略する構成とすることもできる。また、本発明の 1 の独立請求項に係る発明の要部を、他の独立請求項に従属させることもできる。

#### 【図面の簡単な説明】

- 【図 1】 本実施形態の電気光学装置を含む電子機器の概略ブロック図。
- 【図 2】 図 2 (A)、(B) は表示パネルの構成例の等価回路図。
- 【図 3】 図 1 に示す MPU 及び表示ユニットを携帯電話機に搭載した例のブロック図。
- 【図 4】 表示ドライバの構成の要部のブロック図。
- 【図 5】 スクロール方向の説明図。
- 【図 6】 横スクロールを行った場合のタイミングの一例を示す図。
- 【図 7】 X ドライバ IC の詳細な構成例のブロック図。
- 【図 8】 表示データ RAM の構成の概要を示す回路図。
- 【図 9】 各メモリセルを構成する 1 ビットの RAM セルの回路図。
- 【図 10】 図 8 に示すスクロール表示データ生成回路の回路図。
- 【図 11】 図 10 に示すセクタの回路図。
- 【図 12】 図 10 に示すシフトレジスタの回路図。
- 【図 13】 図 12 に示すラッチの回路図。
- 【図 14】 図 10 に示すデータラッチの回路図。
- 【図 15】 通常モードにおける動作例のタイミング図。
- 【図 16】 横スクロールモードにおける動作例のタイミング図。

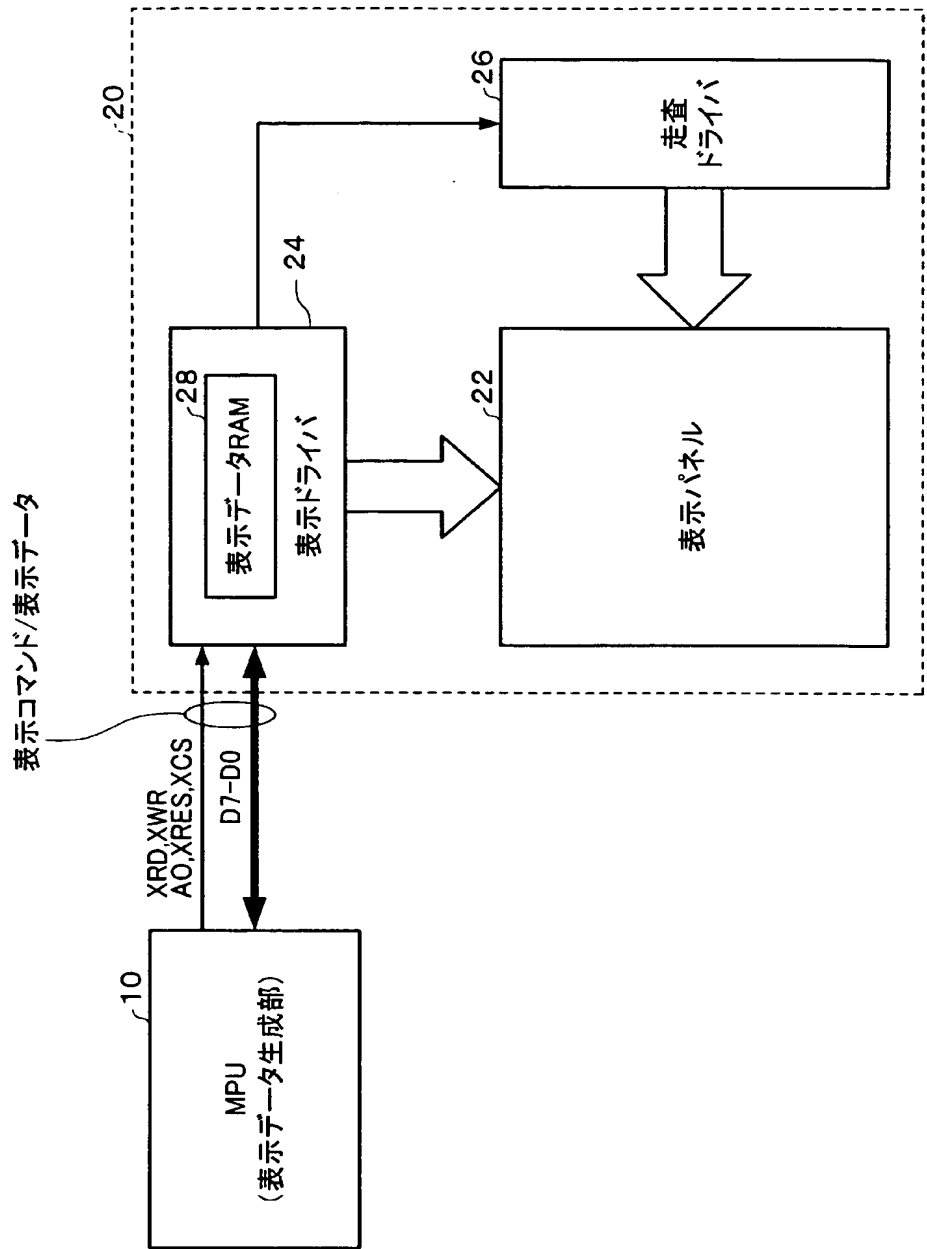
【符号の説明】

24 表示ドライバ、28 表示データ RAM、  
100 表示アドレスデコーダ、110 表示カラムアドレスデコーダ、  
120 スクロール表示データ生成回路、122 スクロールバス、  
124 シフトレジスタ、128 ラインラッチ、  
128-1～128-x DFF、130 駆動回路、  
130-1～130-x データライン駆動回路、  
DC1～DNM カラムライン、DLAT1～DLATx データラッチ、  
DW1～DWN ワードライン、LAT1～LATx ラッチ、  
LP ラッチパルス、MC1-1～MCM-N メモリセル、  
RB1～RBM 読出用ビットライン、SFO1～SFOx シフト出力、  
SCLK シフトクロック、SIN シフト入力信号

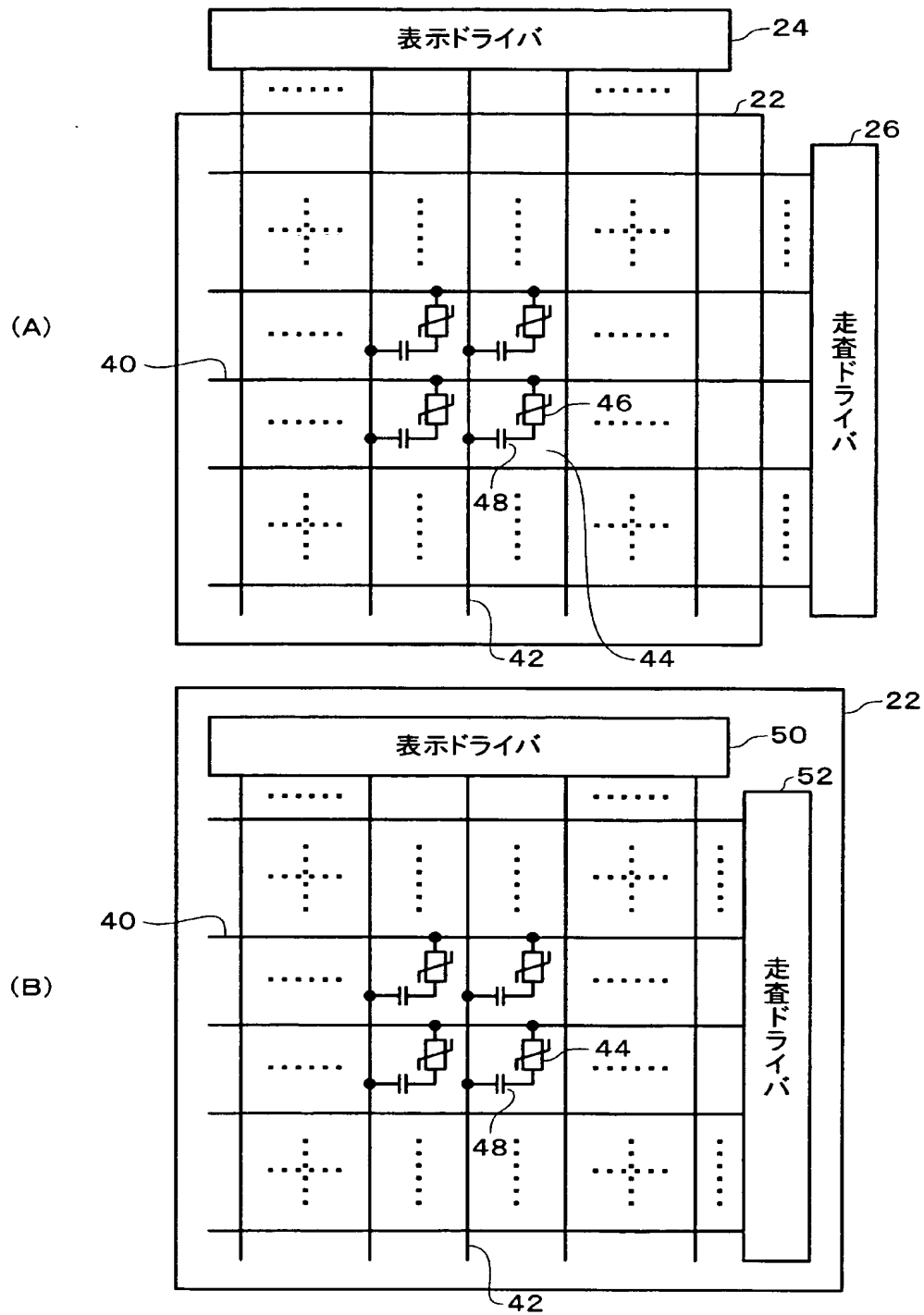
【書類名】

図面

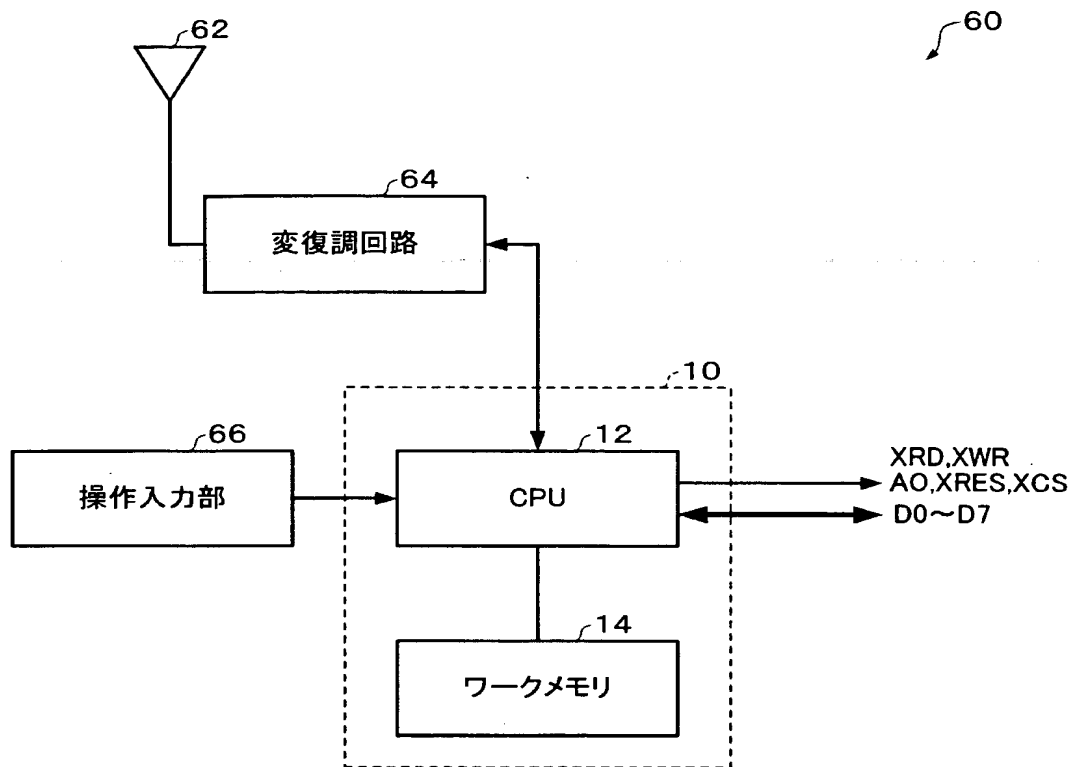
【図 1】



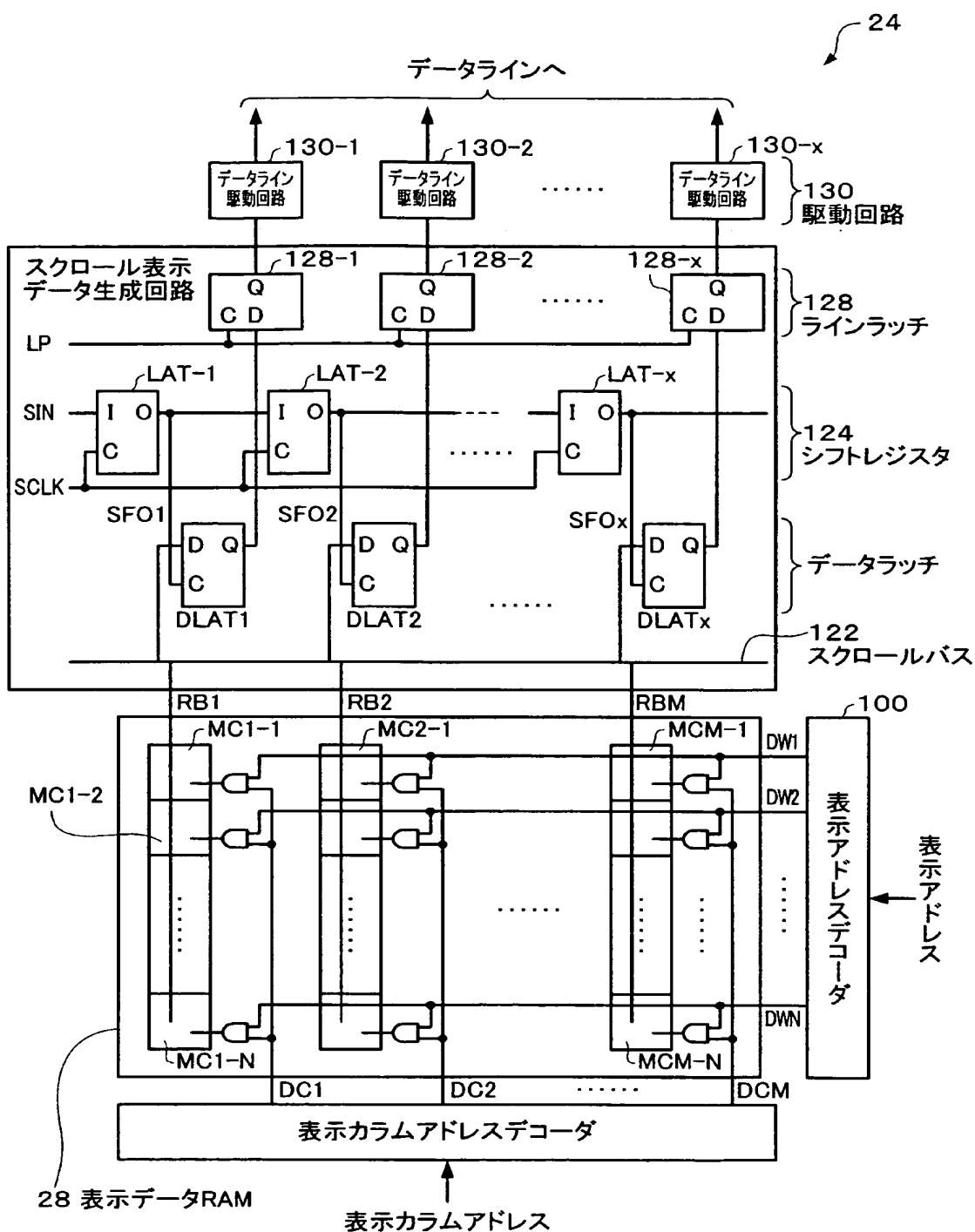
【図 2】



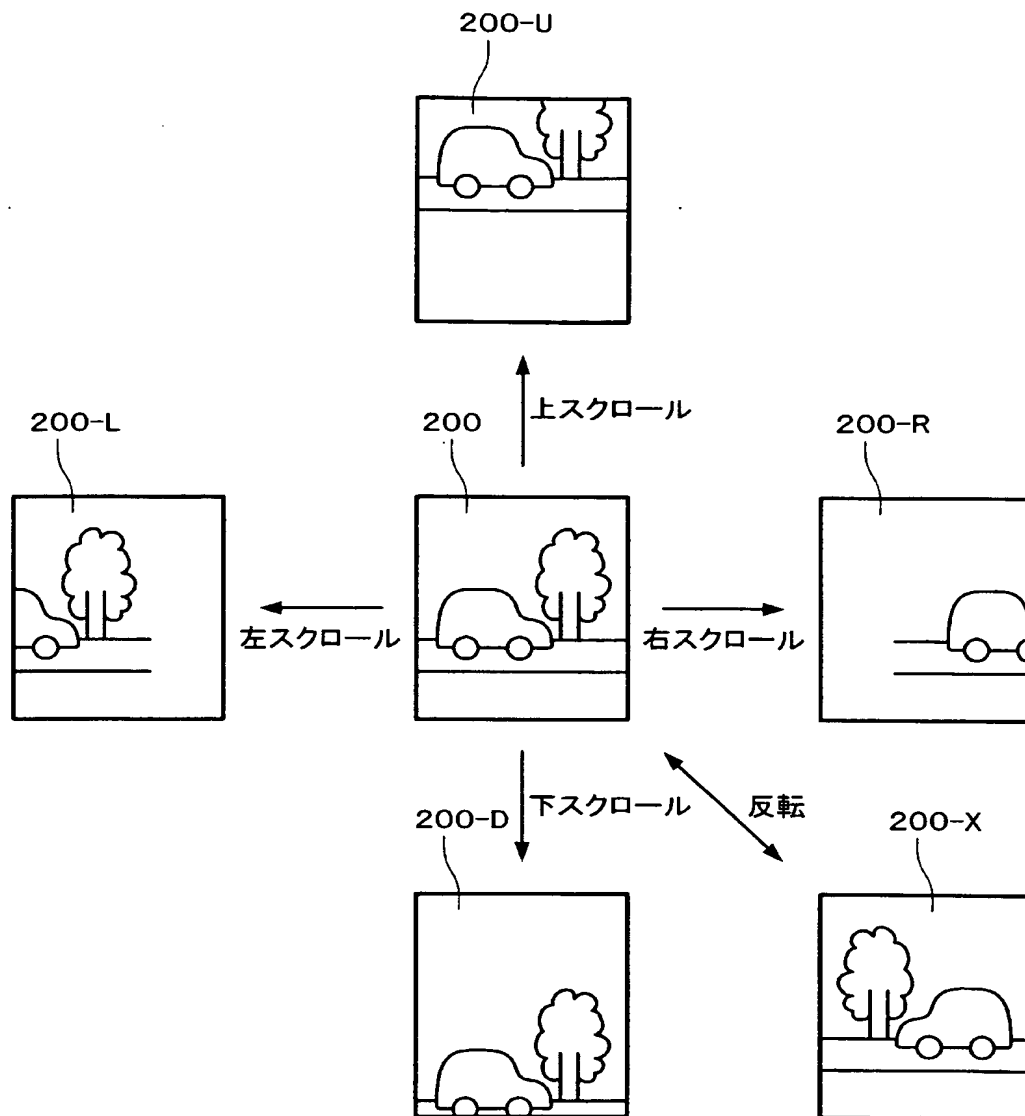
【図 3】



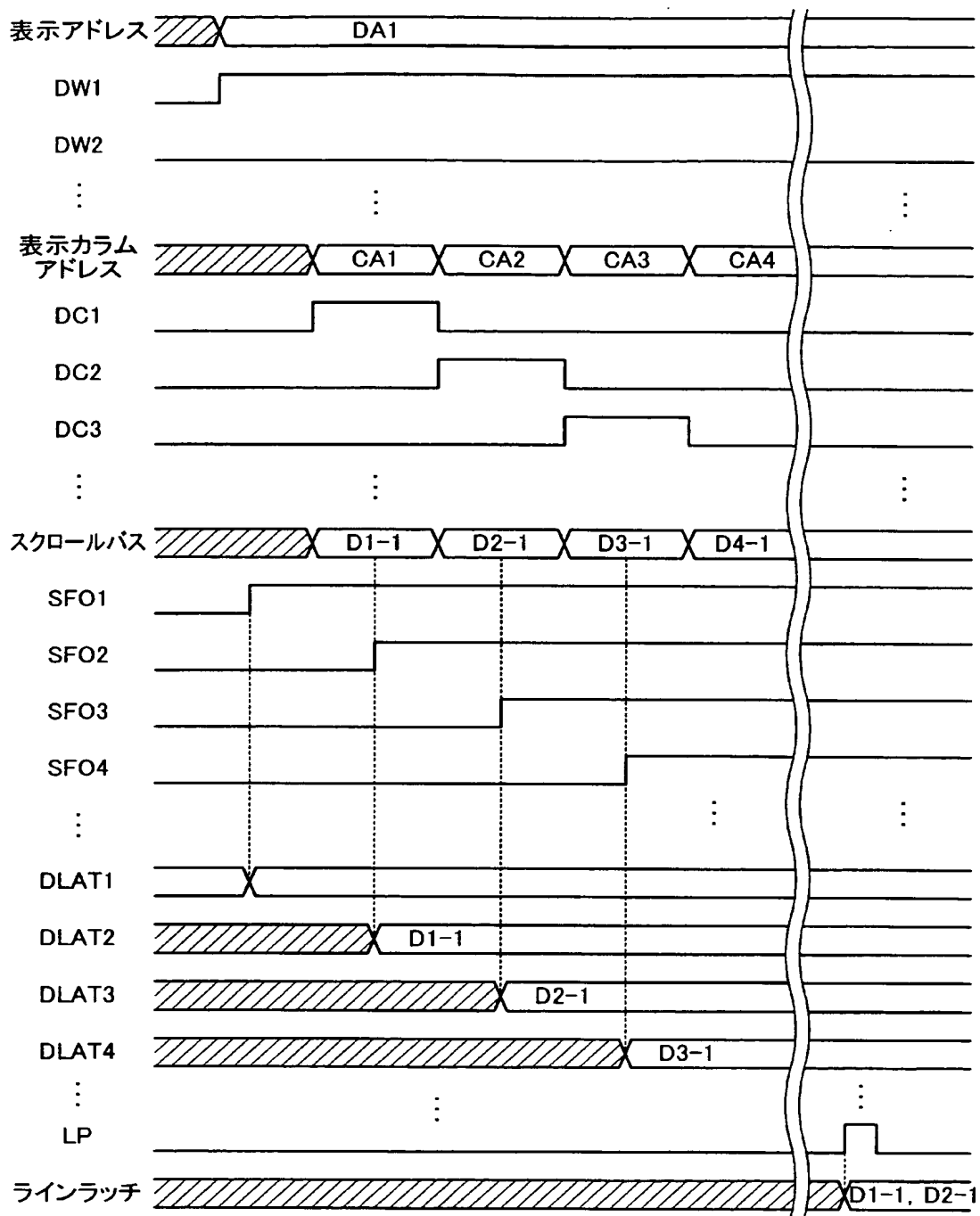
【図 4】



【図 5】

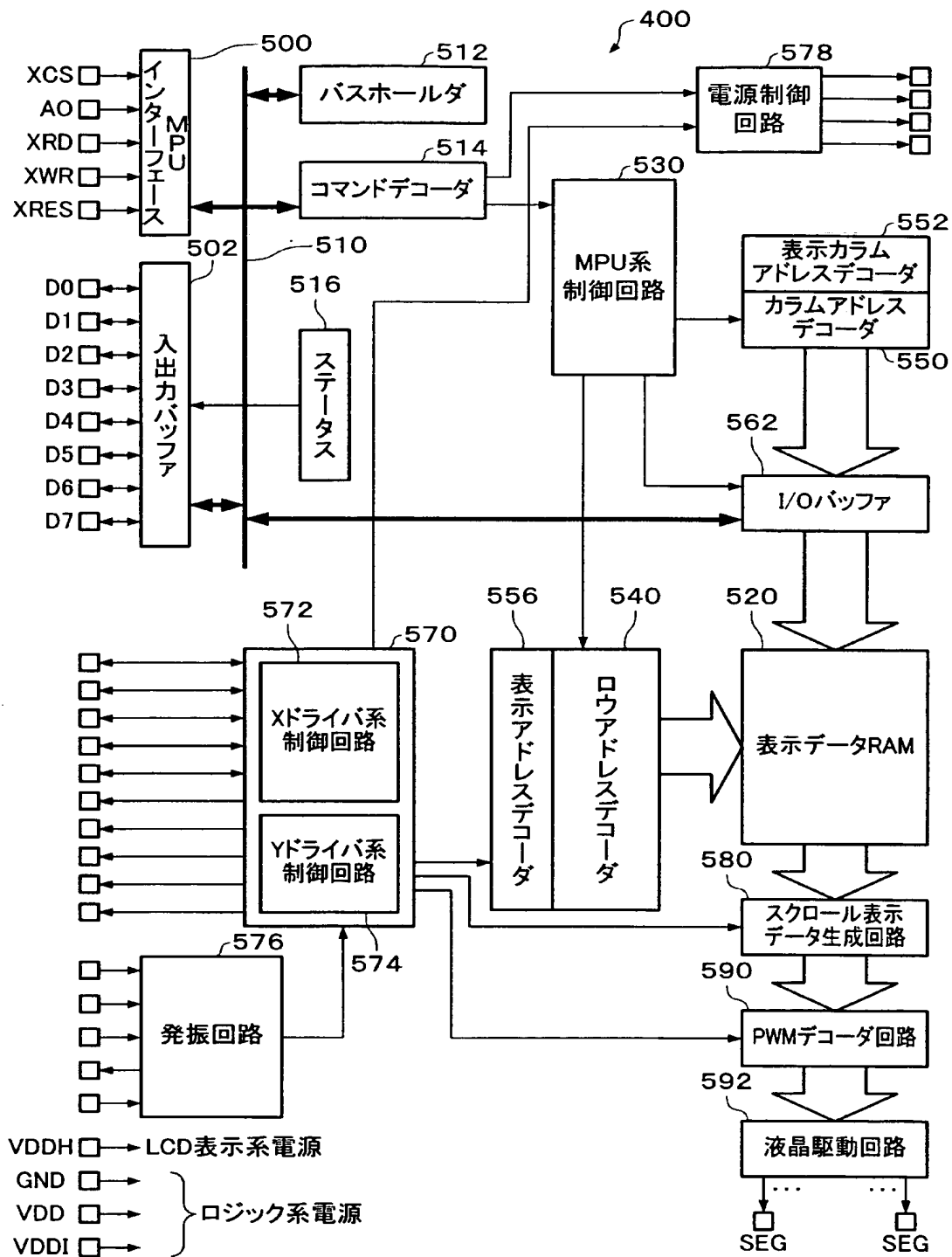


【図 6】

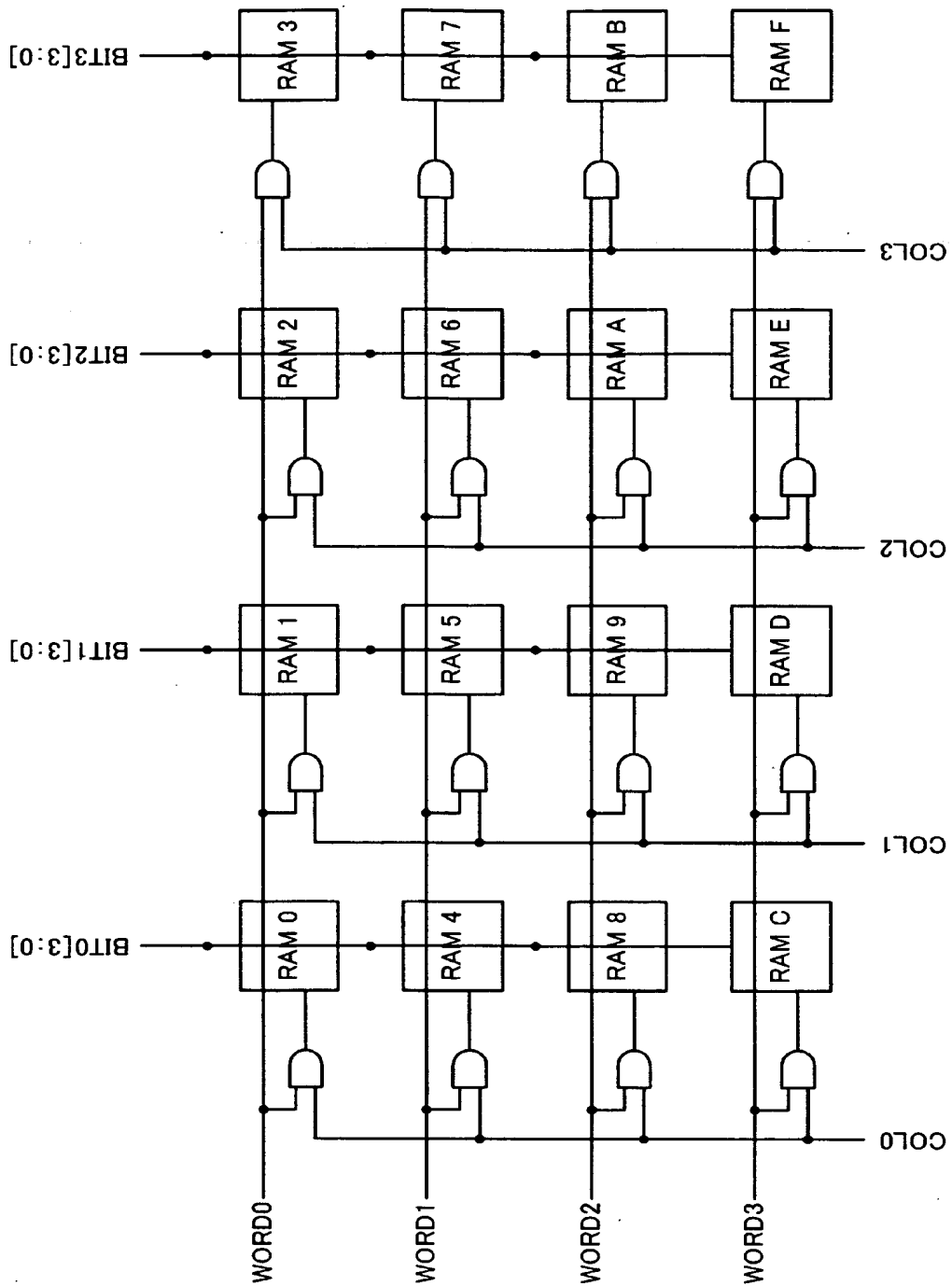




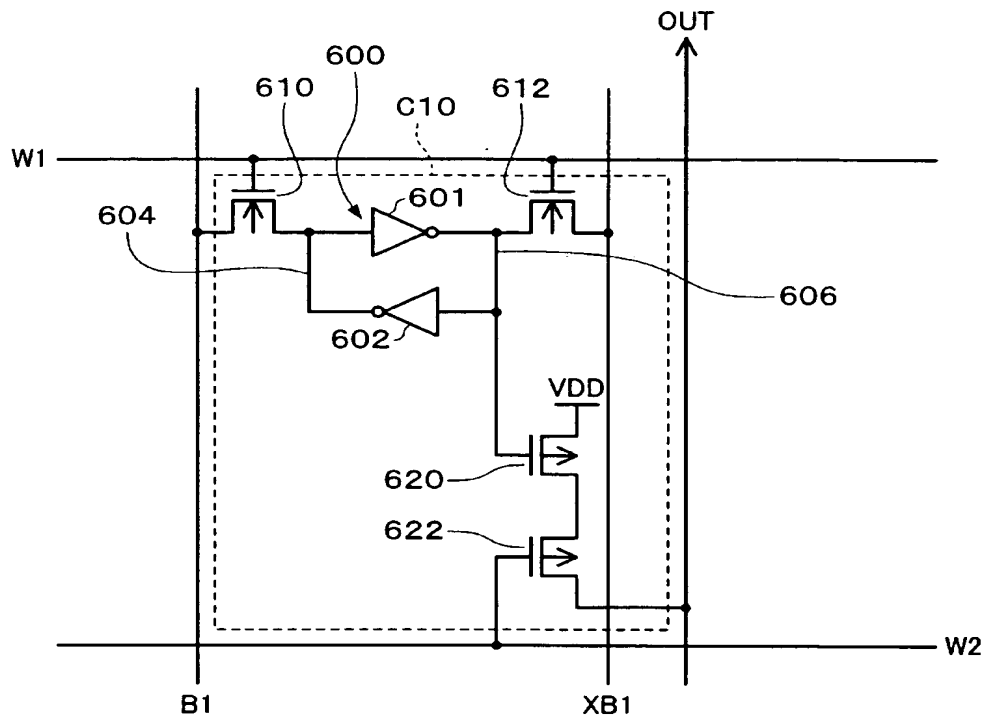
【図 7】



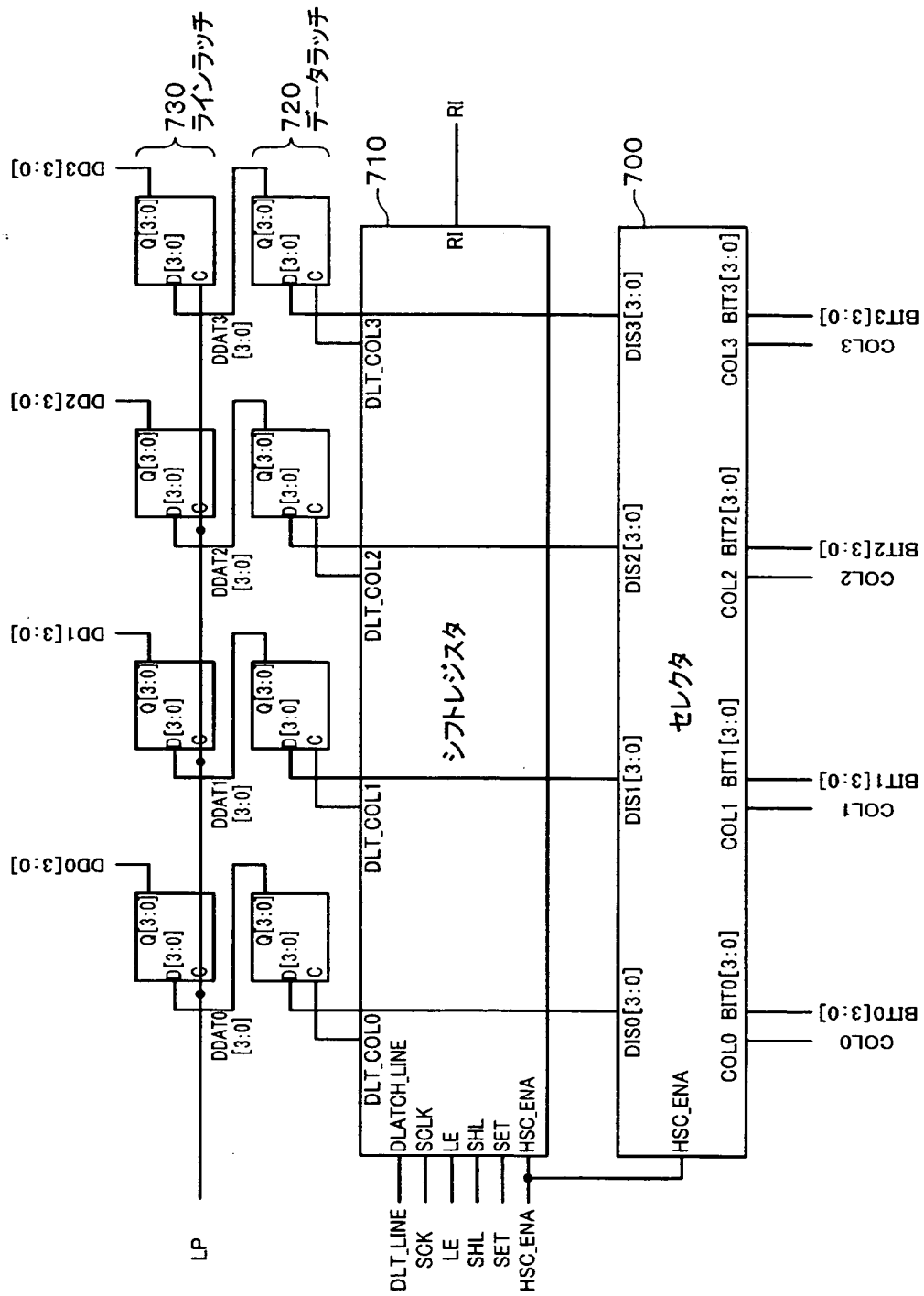
【図 8】



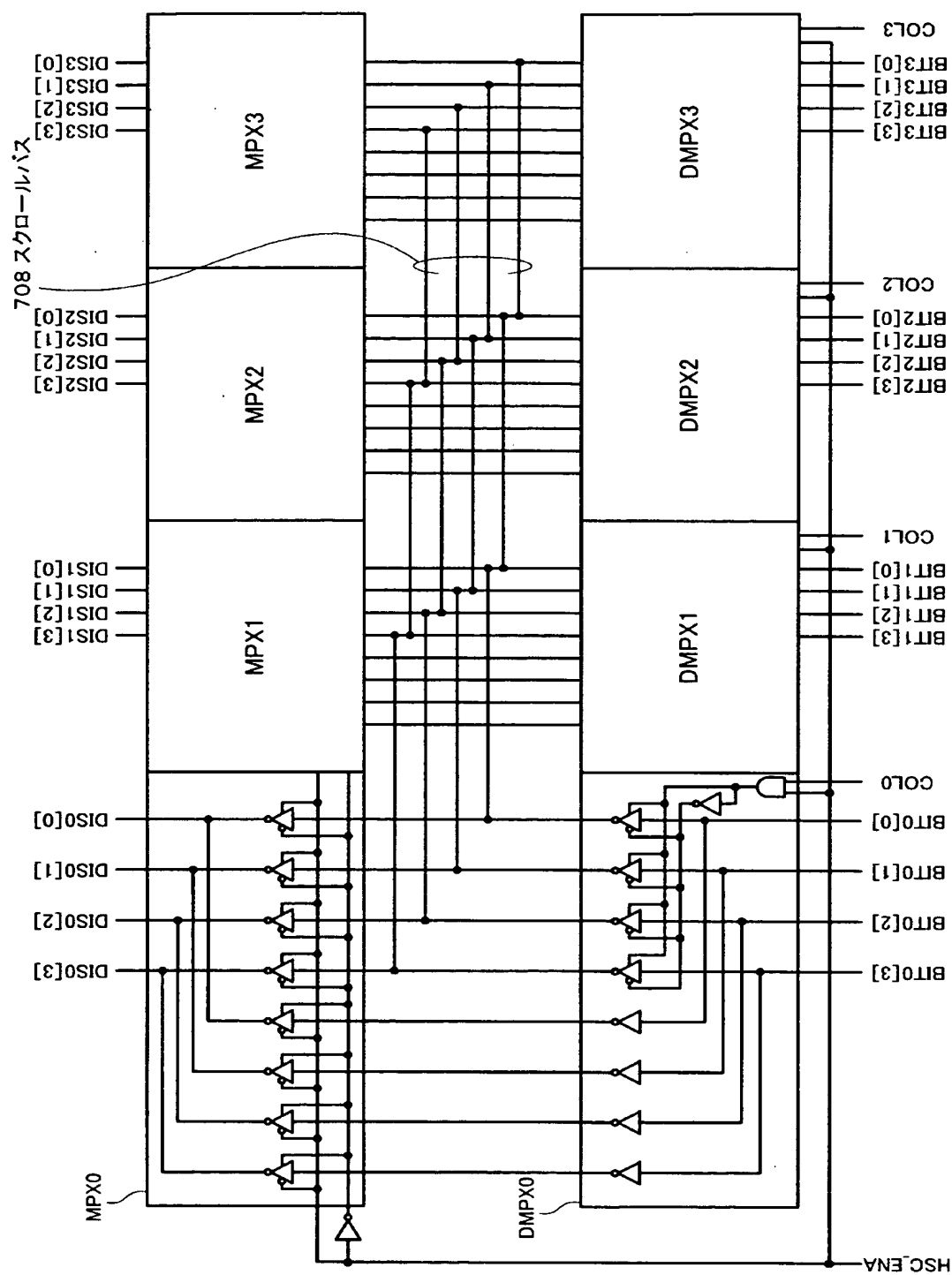
【図 9】



【図 10】

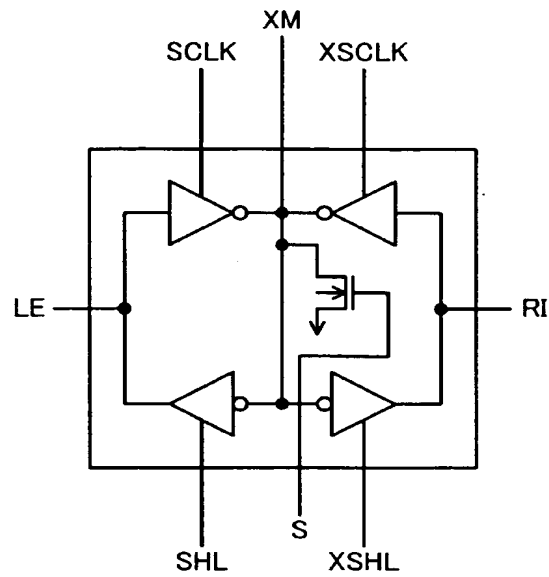


【図 11】

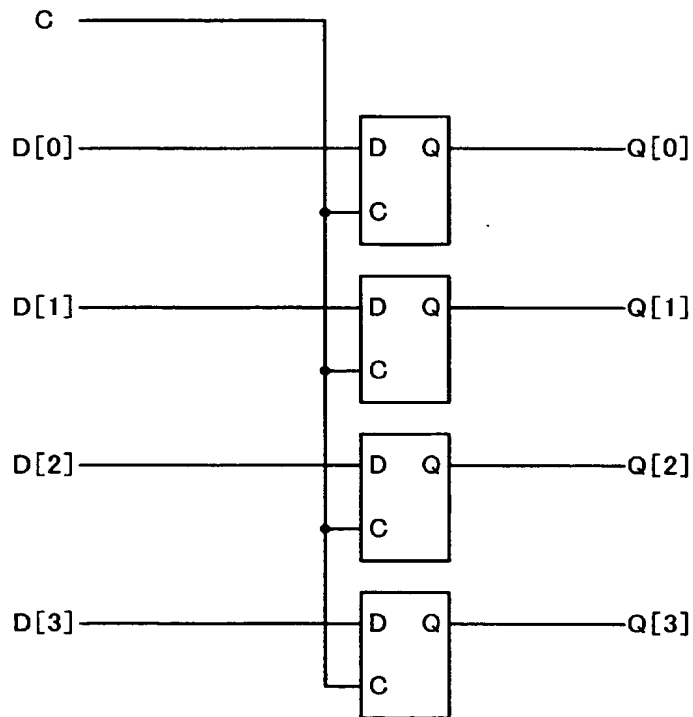




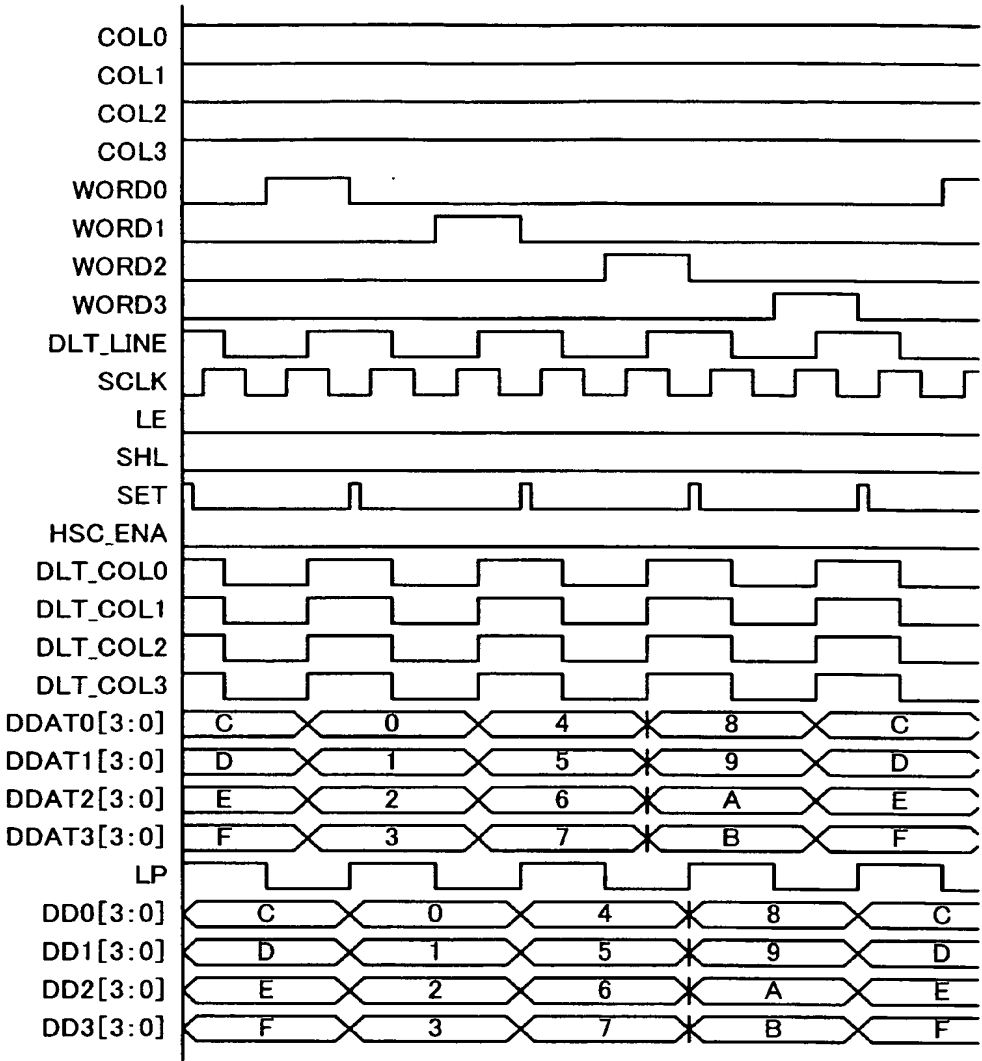
【図 13】



【図 14】



【図 15】









【書類名】 要約書

【要約】

【課題】 消費電力の増加を抑えて、いわゆる横スクロール表示を行うことができる表示ドライバ、電気光学装置、電子機器及び表示駆動方法を提供する。

【解決手段】 表示ドライバ24は、各メモリセルが1ピクセル分の表示データを記憶する複数のメモリセルを有する表示データRAM28と、表示アドレスに基づき表示データRAMのワードラインを選択する表示アドレスデコーダ100と、表示カラムアドレスに基づき表示データRAMのカラムラインを選択する表示カラムアドレスデコーダ110と、各読出用ビットラインがカラムラインにより指定されるメモリセルに接続された読出用ビットラインRB1～RBMと、各読出用ビットラインに出力された表示データをスクロール量に対応したシフト量でシフトして表示データを生成するスクロール表示データ生成回路120と、該表示データに基づいてデータラインを駆動する駆動回路130とを含む。

【選択図】 図4

特願 2 0 0 3 - 0 8 0 1 5 1

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 2 3 6 9 ]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社